ReGeo ISSN: 2177-3246

CONVERSOR "CHARGE PUMP" COM REDUZIDA TENSÃO DE BARRAMENTO PARA APLICAÇÃO EM DRIVER LED

CHARGE PUMP CONVERTER WITH REDUCED BUS VOLTAGE FOR LED DRIVER APPLICATIONS

CONVERTIDOR "CHARGE PUMP" DE BAJO VOLTAJE DE BARRAMENTO PARA APLICACIONES DE CONTROLADORES LED

https://doi.org/10.56238/revgeov17n8-136

Data de submissão: 13/07/2026 **Data de publicação:** 13/08/2026

Zito Palhano da Fonseca
Doutorando em Engenharia Elétrica
Instituição: Universidade Estadual de Ponta Grossa (UEPG)
E-mail: zpfonseca@uepg.br
Orcid: https://orcid.org/0000-0002-2969-5112

RESUMO

Este artigo apresenta a análise e o projeto de um sistema eletrônico de estágio único para aplicações em diodos emissores de luz (LEDs) utilizando os conceitos charge-pump e circuito sem ponte retificadora. Essa topologia apresenta características de operação de um conversor boost dobrador, mesmo com características de dobrador a tensão do barramento opera abaixo do dobro da tensão nominal de entrada. Ambos os conceitos estão relacionados à configuração topológica baseada na integração de um circuito sem ponte no estágio de entrada com um inversor de meia ponte na saída, caracterizando um sistema de estágio único. A configuração charge-pump é utilizada para reduzir a ondulação da corrente nos LEDs. O princípio de funcionamento do conversor proposto, que inclui dois modos de operação em regime permanente, é apresentado e analisado. O protótipo atinge uma potência de saída de 60 W com um fator de potência (FP) de 0,98, uma distorção harmônica total (DHT) de 16,4%, rendimento de até 95%, 75 kHz, entrada de 127 Vca, com magnitudes harmônicas dentro dos limites do dispositivo de classe C da norma IEC 61000-3-2 e flicker em conformidade com a recomendação IEEE 1789.

Palavras-chave: Correção de Fator de Potência. Charge Pump. Estágio Único. Sistema de Iluminação e LEDs de Potência.

ABSTRACT

This article presents the analysis and design of a single-stage electronic system for light-emitting diode (LED) applications using charge-pump concepts and bridgeless rectifier circuit. This topology presents operating characteristics of a boost converter voltage doubler, even with doubler characteristics as the bus voltage operates below twice the nominal input voltage. Both concepts are related to the topological configuration based on the integration of a bridgeless circuit at the input stage with a half-bridge inverter at the output, characterizing a single-stage system. The charge-pump configuration is used to reduce the current ripple in LEDs. The operating principle of the proposed converter, which includes two operating modes in steady state, is presented and analyzed. The prototype achieves an output power of 60 W with a power factor (PF) of 0.98, a total harmonic distortion (THD) of 16.4%, efficiency of up to 95%, 75 kHz, 127 Vac input, with harmonic magnitudes within the limits of the class C device of the IEC 61000-3-2 standard and flicker in compliance with IEEE 1789 recommendation.
Keywords: Power Factor Correction. Charge Pump. Single Stage. LED Lighting Systems and High-power LEDs.

RESUMEN
Este artículo presenta el análisis y el diseño de un sistema electrónico de una etapa para aplicaciones en diodos emisores de luz (LEDs) utilizando los conceptos de charge-pump y circuito sin puente rectificador. Esta topología presenta características de operación de un convertidor boost duplicador, incluso con características de duplicador en el que la tensión del bus opera por debajo del doble de la tensión nominal de entrada. Ambos conceptos están relacionados con la configuración topológica basada en la integración de un circuito sin puente en la etapa de entrada con un inversor de medio puente en la salida, caracterizando un sistema de una etapa. La configuración charge-pump se utiliza para reducir la ondulación de la corriente en los LEDs. El principio de funcionamiento del convertidor propuesto, que incluye dos modos de operación en régimen permanente, se presenta y se analiza. El prototipo alcanza una potencia de salida de 60 W con un factor de potencia (FP) de 0,98, una distorsión armónica total (DHT) de 16,4%, un rendimiento de hasta 95%, 75 kHz, entrada de 127 Vac, con magnitudes armónicas dentro de los límites del dispositivo de clase C de la norma IEC 61000-3-2 y flicker en conformidad con la recomendación IEEE 1789.

Palabras clave: Corrección del Factor de Potencia. Charge Pump. Una Etapa. Sistema de Iluminación y LEDs de Potencia.

1 INTRODUÇÃO

Atualmente, a tecnologia de iluminação de estado sólido já é uma alternativa viável aos sistemas de iluminação convencionais como lâmpadas fluorescentes, de vapor de sódio e incandescentes, graças ao desenvolvimento dessa tecnologia e às suas características operacionais, tais como longa vida útil, resistência a choques mecânicos, baixa geração de calor, facilidade de dimerização e compatibilidade com tensões universais de entrada, além da ausência de emissão de raios ultravioleta e infravermelhos. Em aplicações que requerem alimentação em corrente alternada (CA), é necessário um conversor eletrônico para ajustar os níveis de tensão e corrente para os LEDs. Geralmente, utilizam-se conversores convencionais nessas aplicações com ou sem modificações, baseados nas topologias *boost*, *buck-boost*, *buck*, Cuk, Zeta, *push-pull* e *flyback* (Soares, 2017; Soares, 2018; Liu, 2019; Castro, 2018; Wang, 2018a; Burgardt, 2016; Kim, 2019; Baek, 2017; Liu, 2018; Bodetto, 2016 e Shrivastava, 2015). No entanto, conversores integrados ou de estágio único, anteriormente empregados em aplicações com lâmpadas convencionais, estão sendo utilizados atualmente emmaplicações LEDs, mostrando-se uma boa alternativa para esse tipo de aplicação (Fonseca. *et al*, 2017). Os conversores de estágio único baseiam-se, em geral, nas topologias *buck-boost* e *boost* integradas a um inversor *half-bridge* ou *full-bridge*. Assim, também podem ser utilizados conversores *buck-boost* e *boost* sem ponte (*bridgeless*) integrados a um inversor *half-bridge*. O conversor *boost full-bridge* de estágio único pode operar nos modos de condução descontínua (MCD) (Fuerback. *et al*, 2012) e de condução crítica (MCCr) (Ma, 2017; Ma, 2018 e Wang, 2015a), apresentando alto fator de potência (FP) e baixa distorção harmônica total (DHT), além de permitir operação com controle simétrico e assimétrico ($0{,}5 \geq D \geq 0{,}5$). Quando a topologia *boost* sem ponte é integrada ao inversor *half-bridge*, o sistema apresenta característica de duplicação de tensão, operação em MCD, baixa DHT e alto FP, podendo operar com controle simétrico e assimétrico (Malschitzky, 2018; He, 2019; Almeida, 2015; Ma, 2016 e Cheng, 2014); contudo, a operação com controle simétrico apresenta limitações em baixas tensões de entrada. O conversor buck-boost em ponte de estágio único opera em MCD e com controle simétrico (Wang, 2015b e 2019). Comparado ao *boost* de estágio único, ele possui um número maior de componentes e um capacitor de barramento de maior valor, mas apresenta elevado fator de potência e reduzida DHT. Quando a topologia *buck-boost* sem ponte é integrada ao inversor *half-bridge*, assim como ocorre com o *boost* sem ponte, o sistema apresenta característica de duplicação de tensão e as mesmas limitações de aplicação (Cheng, 2014 e Wang, 2018b). Conversores de estágio único podem apresentar versões isoladas e ressonantes. Outra solução de estágio único encontrada na literatura para reduzir o número de componentes e, consequentemente, o custo de implementação, são os conversores do tipo *charge-pump*, geralmente utilizados em

lâmpadas fluorescentes. Tais conversores vêm sendo explorados para aplicações em iluminação de estado sólido. O trabalho de Chiu (2007) apresenta um sistema de acionamento de retroiluminação por LED para painéis LCD de grande porte, utilizando o conceito de *charge-pump*. O conversor apresentou alto fator de potência (0,995) e alto rendimento (91%). Os trabalhos de Santos (2015 e 2017) apresentam conversores *charge-pump* isolados e não isolados, com alto fator de potência (0,996), baixa DHT (1,61% e 3,19%) e bom rendimento (89,5% e 82,44%) para aplicações de LED de baixa potência. O trabalho de Motta (2018) apresenta um conversor que utiliza o conceito de *charge-pump* em conjunto com o conceito de *valley-fill*. Nesse trabalho, a configuração *charge-pump* é empregada para reduzir a ondulação da corrente nos LEDs. A técnica *valley-fill* é utilizada para limitar a tensão do barramento CC a níveis inferiores ao valor de pico da tensão de entrada, mantendo, contudo, a operação com alto fator de potência. O conversor apresentado possui alto fator de potência (0,98), baixa DHT (10,4%) e alto rendimento (93%). O trabalho de Lv (2020) apresenta uma metodologia de projeto para um conversor de correção de fator de potência do tipo *charge-pump*, sem ponte retificadora e com corrente de entrada contínua. O conversor apresentado possui alto fator de potência (0,94) e rendimento de (88%) para aplicações de baixa potência. O trabalho de Araujo (2021) apresenta um conversor de estágio único baseado em circuitos *boost* CFP e *charge-pump*, configurados como uma fonte de corrente. A topologia apresenta um número reduzido de elementos magnéticos, mantendo a conformidade com a norma IEC 61000-3-2 Classe C para qualquer nível de potência de saída processada. Nesse trabalho, foi desenvolvido um protótipo operando com faixa universal de tensão de entrada (90-270 V) e capacidade de dimerização (10-100%) em 127 V e 220 V. O conversor apresentado possui baixa DHT (13,5% e 4,1%) e alto rendimento (93,2%). Os trabalhos de Ammar (2020 e 2021) apresentam um conversor CFP baseado no conceito *charge-pump*. Os conversores que utilizam o conceito *charge-pump* realiza a correção do fator de potência de forma inerente. Os conversores operam com uma frequência de comutação de 1 MHz. Os conversores apresentados exibem alto fator de potência (0,99), baixa DTH (6% e 8,6%) e alto rendimento (90% e 88%) em plena carga. Em Yang (2024b), propõe-se um conversor CFP do tipo *charge-pump* com fonte de corrente e relação de espiras variável, operando em uma ampla faixa de tensão de entrada e apresentando as vantagens de estrutura simples e controle fácil. O conversor apresentado possui fator de potência de 0,954 e 0,965, DHT de 22% e 19% e alto rendimento (88,9% e 90,4%) para tensões de 120 V e 220 V em aplicações de baixa potência. O trabalho de Lao (2023) apresenta um circuito de correção do fator de potência do tipo *charge-pump* e propõe um conversor ressonante de meia-ponte assimétrico. A técnica *charge-pump* para CFP é utilizada para reduzir a elevada DHT e obter um alto fator de potência. No conversor ressonante de meia-ponte assimétrico, um circuito de amortecimento *snubber* ressonante

sem perdas é adicionado em paralelo ao retificador de saída, o que pode suprimir a oscilação sobre o retificador, permitindo assim a utilização de um diodo *Schottky*. O conversor apresentado possui alto FP (0,97), baixa DHT (12%) e alto rendimento (91%) em plena carga. O trabalho de Yang (2024a) apresenta um conversor CFP do tipo *charge-pump* fonte de corrente e multiplexação de capacitância, operando com uma ampla faixa de tensão de entrada. Ao multiplexar o capacitor ressonante para atuar também como o capacitor *charge-pump*, o conversor proposto reúne as vantagens do conversor CFP *charge-pump* convencional, como estrutura simples e baixo custo, ao mesmo tempo em que supera problemas como a alta tensão no barramento e o ganho de tensão insuficiente em baixas tensões de entrada. O conversor apresentado demonstra alto FP (0,979 e 0,954), DHT (16,5% e 27%) e alto rendimento (91% e 90%) para tensões de 120 V e 220 V em aplicações de baixa potência. O trabalho de Fonseca (2022) apresenta um conversor baseado na topologia *boost bridgeless*, operando em MCD associado ao conceito *charge-pump*. O sistema utiliza um número reduzido de componentes, sendo o conceito *charge-pump* empregado para reduzir a ondulação da corrente nos LEDs. Demonstra-se que um alto FP é uma característica inerente à topologia proposta, dispensando a necessidade de controle da corrente de entrada. O conversor opera com capacidade de dimerização (10-100%) em 127 V, apresentando alto FP (0,989), baixa DHT (14,15%) e alto rendimento (95,45%).

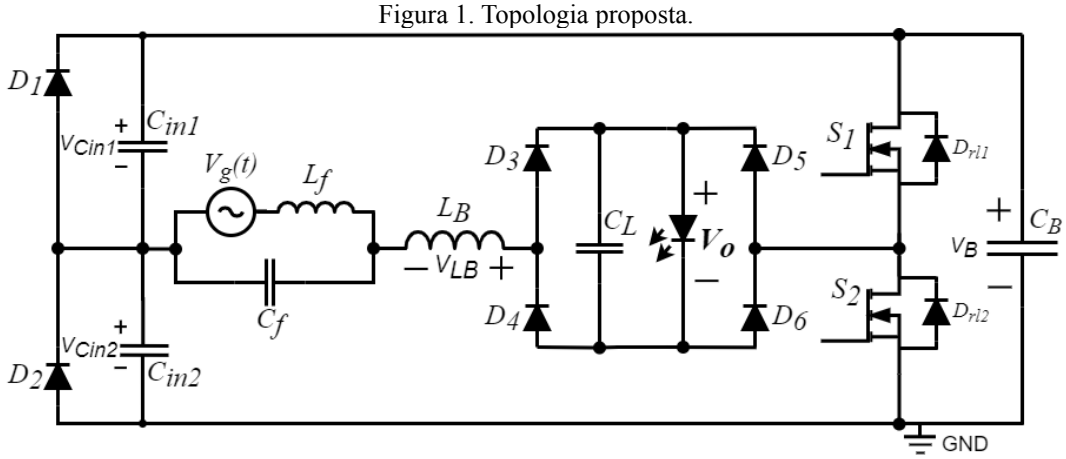
Este artigo propõe um conversor de estágio único baseado nos conceitos *charge-pump* e *bridgeless*. Apresenta-se um sistema eletrônico não isolado com correção do fator de potência, alta eficiência e tensão de barramento reduzida. O modelo matemático do conversor proposto é definido por meio de uma análise de operação em regime permanente. Além disso, apresenta-se uma metodologia de projeto para o conversor alimentando uma carga composta por 6 LEDs COB em série, com potência nominal de 60 W. Resultados experimentais são apresentados para uma tensão de entrada de 90 á 160 Vrms, dimerização de 10 á 100%, frequência de comutação de 75 kHz, tensão de saída de 60 V e corrente de saída de 1 A.

2 TOPOLOGIA PROPOSTA

A Figura 1 apresenta a topologia proposta neste artigo. A configuração do estágio de entrada é composta por um indutor de filtro (LF), um capacitor de filtro (CF) e diodos retificadores D_1 e D_2. O indutor LF, juntamente com o capacitor CF, tem a função principal de atuar como filtro e eliminar os harmônicos de corrente de alta frequência. O estágio de saída é composto por uma ponte retificadora formada pelos diodos D_3 a D_6 e associada a um filtro de saída capacitivo (CL), além dos capacitores (Cin_1 e Cin_2) e do indutor LB. Os capacitores Cin_1 e Cin_2 atuam no circuito em ressonância com o indutor LB, caracterizando o conceito *charge-pump*. Sua função principal é armazenar energia,

especialmente durante os intervalos de tempo em que a tensão de entrada está abaixo da tensão de saída e próxima à passagem por zero e transferir essa energia para a carga e para o capacitor CB, evitando uma elevada ondulação de corrente em LB e, consequentemente, na corrente dos LEDs. O estágio de barramento é composto por um inversor em meia-ponte (S_1 e S_2) e pelo capacitor CB. A função principal de CB é absorver a energia pulsante fornecida pela fonte de tensão de entrada Vg(t), mantendo a tensão do barramento CC o mais constante possível. Durante a análise do conversor, demonstra-se que o comportamento de Cin_1 e Cin_2 depende do valor instantâneo da tensão de entrada Vg(t). Observa-se que, na região onde o valor de Vg(t) está abaixo da tensão de saída e próximo de zero, a ressonância entre Cin_1, Cin_2 e LB é mais acentuada, garantindo que a corrente em LB se torne simétrica e reduzindo, assim, a ondulação na carga. À medida que a tensão Vg(t) aumenta, a ressonância entre Cin_1, Cin_2 e LB diminui, e os capacitores Cin_1 e Cin_2 passam a atuar como dispositivos de bloqueio de tensão. Por meio da Figura 1, observa-se que a corrente iLB é a própria corrente de entrada. Visto que a carga composta pelos diodos D_3 a D_6, pelo capacitor CL e pelos LEDs está conectada entre o indutor LB e as chaves S_1 e S_2, a corrente de saída Io depende da tensão de entrada, da razão cíclica D, da frequência de comutação fs e do valor de LB. Na topologia proposta, o indutor LB tem a função de limitar a corrente fornecida aos LEDs e contribui para a correção do fator de potência. Neste trabalho, o comando aplicado às chaves é simétrico complementar (ciclo de trabalho D igual a 50% para ambas as chaves S_1 e S_2). No entanto, o efeito de dimerização no conversor proposto pode ser obtido variando-se a frequência de modulação ou o ciclo de trabalho, mantendo-se a simetria e a defasagem de 180° (ou seja, $D \leq 0,5$).

Figura 1. Topologia proposta.

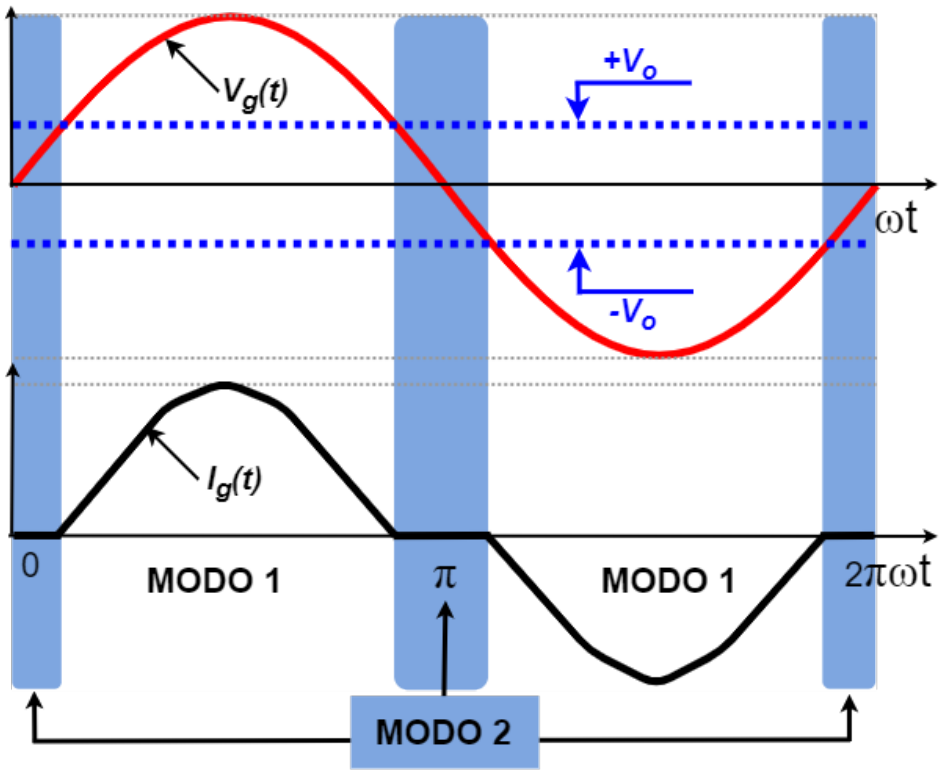


Fonte: Elaborada pelo próprio autor.

3 PRINCIPIOS DE OPERAÇÃO

A topologia proposta apresenta dois modos de operação distintos, definidos a seguir como Modos 1 e 2. O Modo 1 representa a operação em que a tensão de entrada Vg(t) é superior à tensão de saída Vo, neste modo a ação ressonante entre Cin_1, Cin_2 e LB não é tão ativa e possui 5 etapas de operação. O modo 2 é caracterizado quando a tensão de entrada Vg(t) é menor que a tensão de saída Vo. No modo 2 de operação a corrente média de entrada é igual a zero e a ação ressonante entre Cin_1, Cin_2 e LB está presente nas 4 etapas de operação, demonstrando assim a ação *charge-pump*. A Figura 2 mostra os modos de operação da topologia proposta.

Figura 2. Modos de operações da topologia proposta.



Fonte: Elaborada pelo próprio autor.

3.1 DESCRIÇÃO DE OPERAÇÃO – MODO 1

Etapa 1, modo 1 (t_0–t_1): inicia-se quando a chave S_1 (Drl_1) é ligada e, em conjunto com os diodos D_5 e D_4, assume a corrente do indutor LB. Nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio termina quando a corrente iLB chega a zero.

Etapa 2, modo 1 (t_1–t_2): a chave S_1 e os diodos D_3 e D_6 começam a conduzir a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio

termina quando a tensão do capacitor Cin_1 atinge a tensão do barramento e a tensão no capacitor Cin_2 torna-se zero.

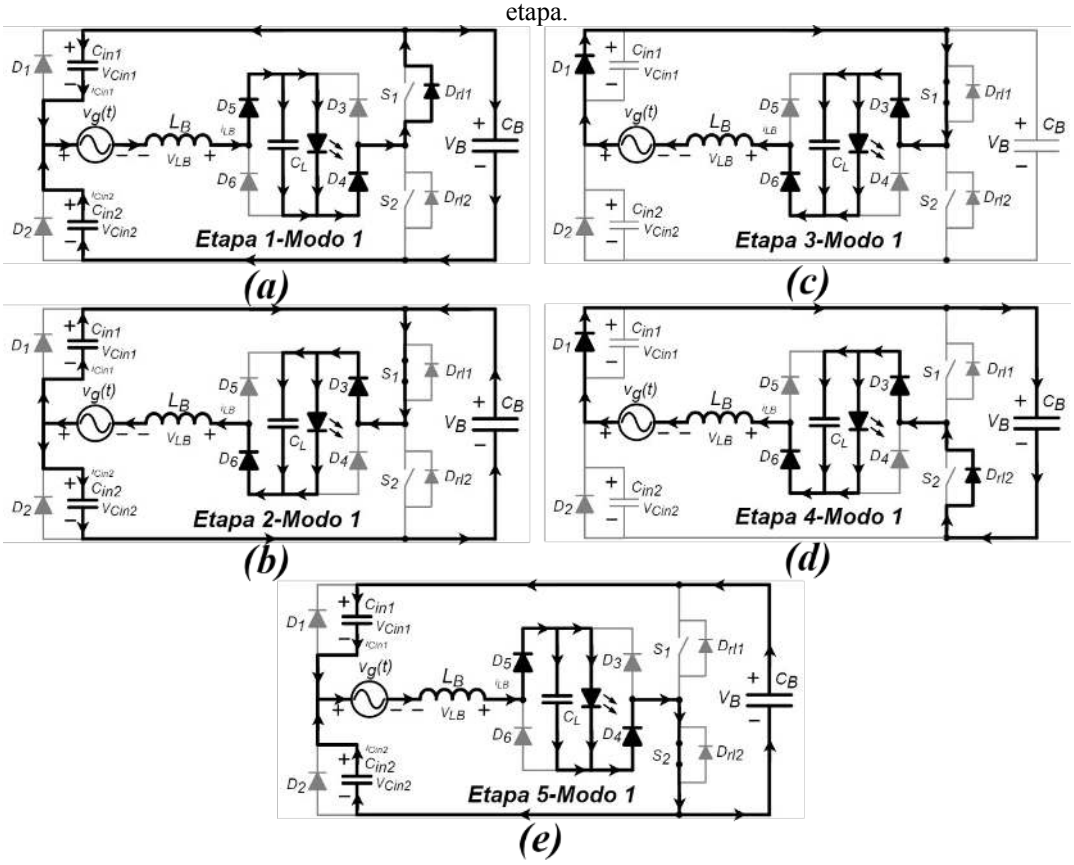
Etapa 3, modo 1 (t_2–t_3): a chave S_1 e os diodos D_3 e D_6 conduzem a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 apresentam tensões iguais à tensão do barramento e a zero, respectivamente. Assim que a chave S_1 é desligada, o estágio 3 é encerrado.

Etapa 4, modo 1 (t_3–t_4): inicia-se quando a chave S_2 (Drl_2) é ligada e, em conjunto com os diodos D_3 e D_6, assume a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 mantêm suas tensões iguais à do barramento e a zero. Este estágio termina quando a corrente iLB chega a zero.

Etapa 5, modo 1 (t_4–t_5): a chave S_2 e os diodos D_5 e D_4 começam a conduzir a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Assim que a chave S_2 é desligada, o estágio 5 é encerrado.

A Figura 3 apresenta os estágios de operação para o Modo 1.

Figura 3. Operação do modo 1. (a) Primeira etapa. (b) Segunda etapa. (c) Terceira etapa. (d) Quarta etapa. (e) Quinta etapa.



Fonte: Elaborada pelo próprio autor.

3.2 DESCRIÇÃO DE OPERAÇÃO – MODO 2

Etapa 1 do modo 2 (t_0−t_1): inicia-se quando a chave S_1 (Drl_1) é ligada e, em conjunto com os diodos D_5 e D_4, assume a corrente do indutor LB. Nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio termina quando a corrente iLB se torna zero.

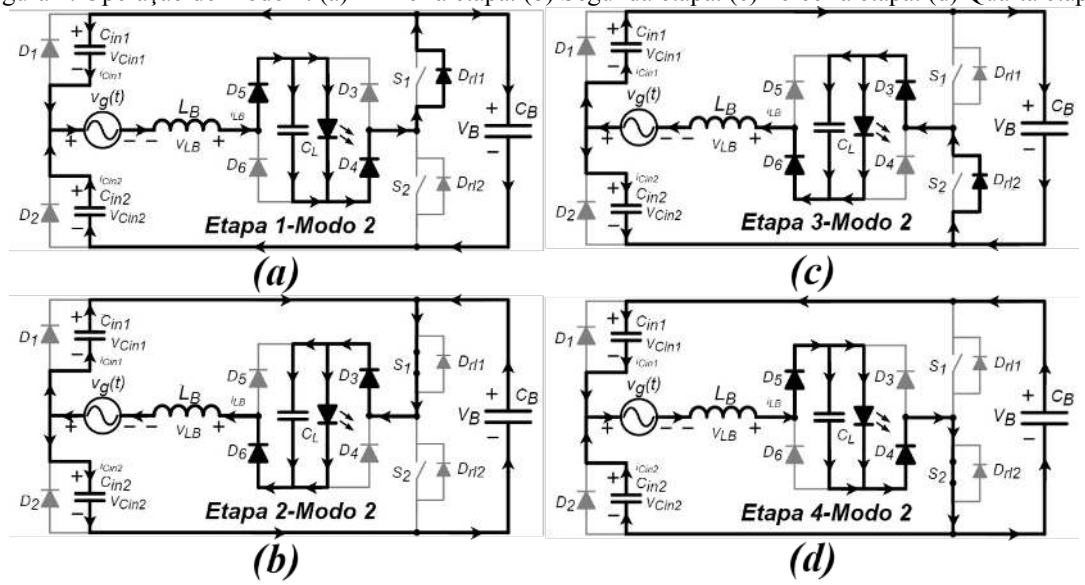
Etapa 2 do modo 2 (t_1−t_2): a chave S_1 e os diodos D_3 e D_6 passam a conduzir a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio termina quando a tensão no capacitor Cin_2 atinge a tensão do barramento, a tensão no capacitor Cin_1 torna-se nula e a chave S_1 é desligada.

Etapa 3 do modo 2 (t_2−t_3): inicia-se quando a chave S_2 (Drl_2) é ligada e, em conjunto com os diodos D_3 e D_6, assume a corrente do indutor LB. Nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio termina quando a corrente iLB se torna zero.

Etapa 4 do modo 2 (t_3−t_4): a chave S_2 e os diodos D_4 e D_5 passam a conduzir a corrente do indutor LB; nesta etapa, os capacitores Cin_1 e Cin_2 estão em ressonância com o indutor LB. Este estágio termina quando a tensão no capacitor Cin_1 atinge a tensão do barramento, a tensão no capacitor Cin_2 torna-se nula e a chave S_2 é desligada.

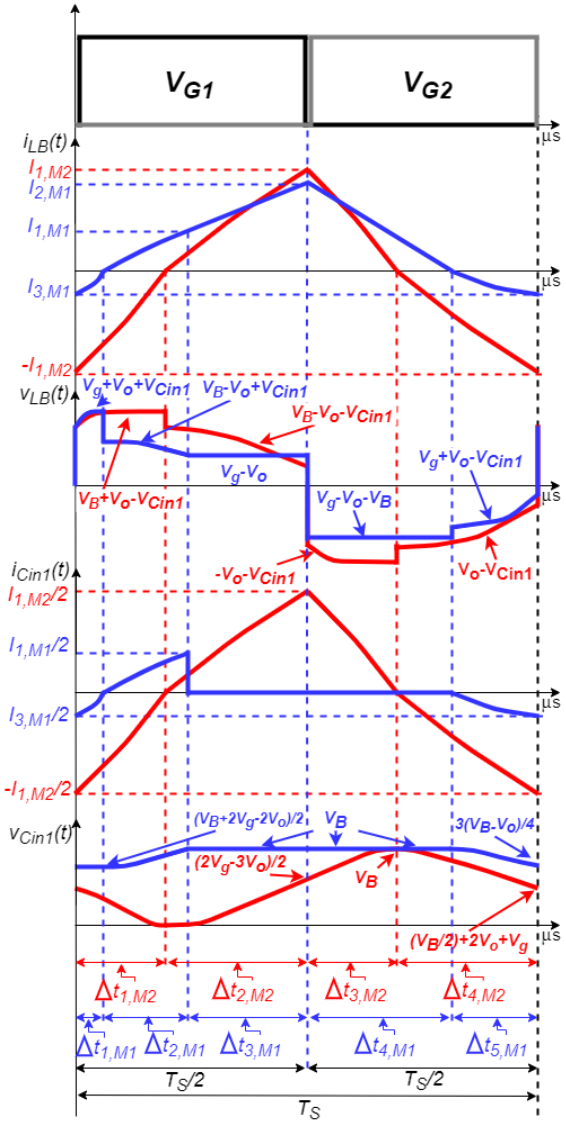
A Figura 4 apresenta os estágios de operação para o Modo 2. As principais formas de onda teóricas em regime permanente para ambos os modos são mostradas na Fig. 5.

Figura 4. Operação do modo 2. (a) Primeira etapa. (b) Segunda etapa. (c) Terceira etapa. (d) Quarta etapa.



Fonte: Elaborada pelo próprio autor.

Figura 5. Formas de onda teóricas em regime permanente para os Modos 1 e 2.



Fonte: Elaborada pelo próprio autor.

4 ANÁLISE MATEMÁTICA

Algumas considerações foram levantadas para descrever as etapas de operação do conversor no modo 1 e modo 2:

1) As chaves S_1 e S_2 são acionadas complementarmente e permanecem em condução durante intervalos equivalentes (razão cíclica igual a 0,5).
2) Supõe-se que $Cin_1 = Cin_2 = Cin$.
3) O semiciclo positivo da tensão da rede é escolhido para análise.
4) Caso a frequência de chaveamento (fs) seja muito superior à frequência da rede elétrica (fg).
5) Pequenas variações de corrente, e consequentemente pequenas variações de tensão, nos capacitores Cin não são consideradas.

As seguintes definições são feitas durante a análise matemática:

$$i_{C_{¿1}}=-i_{C_{¿2}}=\frac{i_{L_B}}{2};i_{C_{¿1}}=C_{¿1}\frac{d\,v_{C_{¿1}}(t)}{dt};v_{L_B}=L_B\frac{d\,i_{L_B}(t)}{dt};\omega_0=\frac{1}{\sqrt{L_B C_{¿}}};z=\sqrt{\frac{L_B}{C_{¿1}}}$$
$$f_0=\frac{1}{2\pi\sqrt{L_B C_{¿1}}};f_s=\frac{1}{T_s};\mu_0=\frac{f_s}{f_0};M=\frac{V_o}{V_{g_{pk}}} \quad (1)$$

Onde Vg_pk é a tensão de pico de entrada, Vo é a tensão de saída (tensão do arranjo de LEDs) e fo é a frequência de ressonância.

4.1 MODELO MATEMÁTICO – MODO 1

A análise dos circuitos equivalentes relacionados aos cinco estágios de operação ilustrados na Figura 3 resulta em:

$$\Delta t_{1,M1}=\frac{\sqrt{2}\tan^{-1}\left(\frac{z\,I_{3,M1}\sqrt{2}}{(V_B+4V_o)}\right)}{\omega_0} \quad (2)$$

$$\Delta t_{2,M1}=\frac{-\sqrt{2}\left(\cos^{-1}(\gamma)-\pi\right)}{\omega_0} \quad (3)$$

Onde:

$$\gamma=\left(\frac{2V_o-2V_g}{V_B}\right)$$

$$\Delta t_{3,M1}=DT_s-\frac{\sqrt{2}\left(-\left(\cos^{-1}(\gamma)-\pi\right)-\tan^{-1}\left(\frac{z\,I_{3,M1}\sqrt{2}}{(V_B+4V_o)}\right)\right)}{\omega_0} \quad (4)$$

$$\Delta t_{4,M1}=\frac{I_{2,M1}L_B}{(V_B+V_o-V_g)} \quad (5)$$

$$\Delta t_{5,M1}=\frac{\sqrt{2}\cos^{-1}(\tau)}{\omega_0} \quad (6)$$

Onde:

$$\tau = \left(\frac{2V_o - \frac{V_B}{2}}{(V_g - V_B + V_o)} \right)$$

$$I_{1,M1} = \frac{\sqrt{2}\left(\frac{V_B}{2}\right)\sqrt{1-\gamma^2}}{z} \quad (7)$$

$$I_{2,M1} = I_{1,M1} + \frac{(V_{¿} - V_o)}{L_B}\Delta t_{3,M1} \quad (8)$$

$$I_{3,M1} = \frac{\sqrt{2}(V_g - V_B + V_o)\sqrt{1-(\tau)^2}}{z} \quad (9)$$

4.2 MODELO MATEMÁTICO – MODO 2

Como se pode observar na Figura 4, o conversor opera de forma simétrica no modo 2. Devido à simetria de operação do conversor, é possível calcular todos os níveis de tensão e corrente em cada componente analisando apenas as duas primeiras etapas de operação.

A análise dos circuitos equivalentes referentes às quatro etapas de operação ilustradas na Figura 4 resulta em:

$$\Delta t_{1,M2} = \Delta t_{3,M2} = \frac{\sqrt{2}\tan^{-1}\left(\frac{3z I_{1,M2}\sqrt{2}}{3V_B + 10V_o}\right)}{\omega_0} \quad (10)$$

$$\Delta t_{2,M2} = \Delta t_{4,M2} = \frac{\sqrt{2}\cos^{-1}(\beta)}{\omega_0} \quad (11)$$

Onde:

$$\beta = \left(\frac{3V_B - 10V_o}{3(2V_B - 3V_o)} \right)$$

$$I_{1,M2} = \frac{\sqrt{2}\left(V_B - \frac{3V_o}{2}\right)\sqrt{1-\beta^2}}{z} \quad (12)$$

4.2.1 Indutor L_B

Pode-se verificar nos estágios de operação apresentados em qualquer um dos dois modos que o valor médio da corrente nos LEDs, Io, pode ser calculado através da soma dos valores médios das

correntes através de D_3 e D_4, ou D_5 e D_6. Esta condição só é válida considerando o valor médio da corrente em CL igual a zero dentro de um ciclo de chaveamento. Portanto, esta aproximação deve ser realizada para apenas um dos dois modos. Como o modo 2 possui menor número de estágios e operação simétrica, utilizando apenas os dois primeiros estágios, a corrente média Io é obtida conforme (13).

$$I_o = \frac{2}{T_s}\left(\int_0^{\Delta t_{1,M2}} i_{L_B}(t_1)\,dt + \int_0^{\Delta t_{2,M2}} i_{L_B}(t_2)\,dt \right) \tag{13}$$

A expressão da corrente em LB durante as etapas 1 e 2 é dada por (14) e (15).

$$i_{L_B}(t_{1,M2}) = \frac{\sqrt{2}\left(V_B - \frac{3V_o}{2}\right)\sin\left(\frac{\omega_0 t}{\sqrt{2}}\right)}{z} \tag{14}$$

$$i_{L_B}(t_{2,M2}) = \frac{\sin\left(\frac{\omega_0 t}{\sqrt{2}}\right)\sqrt{2}\left(3V_B + 10V_o\right)}{2z} - I_{1,M2}\cos\left(\frac{\omega_0 t}{\sqrt{2}}\right) \tag{15}$$

Substituindo (1), (10) - (12), (14) e (15) em (13) e resolvendo a integral, Io pode ser determinado por

$$I_o = \frac{12\sqrt{A_1}\left[\left(2V_B + \frac{31V_o}{6}\right)\left(V_B + \frac{10V_o}{3}\right)\right] - 12\sqrt{3}B_1}{\sqrt{A_1}\left(3V_B + 10V_o\right)T_s L_B \omega_0^{\,2}} \tag{16}$$

Onde:

$$A_1 = \frac{12V_B^{\,2} + 4V_oV_B + 27V_o^{\,2}}{\left(3V_B + 10V_o\right)^2}; \quad B_1 = V_B^{\,2} + \frac{22V_oV_B}{9} + \frac{281V_o^{\,2}}{54}$$

Como I_o é um parâmetro de projeto, determine L_B utilizando (16) e (1).

$$L_B = \frac{\left(\sqrt{A_1}\left(2V_B + \frac{31V_o}{6}\right)\left(V_B + \frac{10V_o}{3}\right) - \sqrt{3}B_1\right)\mu_0^{\,2}}{\sqrt{A_1}\left(V_B + \frac{10V_o}{3}\right)I_o f_s \pi^2} \tag{17}$$

4.2.2 Capacitor C_{in}

O capacitor Cin, juntamente com o indutor LB, é responsável pela ação *charge-pump* no sistema; sendo assim, constitui um parâmetro importante para o circuito. O capacitor Cin pode ser calculado utilizando a relação expressa pela equação (18).

$$C_{¿1}=C_{¿2}=C_{¿}=\frac{1}{L_B\omega_0^{\ 2}} \tag{18}$$

Substituindo (1) e (17) em (1), Cin pode ser determinado por.

$$C_{¿}=\frac{\sqrt{A_1}\left(3V_B+10V_o\right)I_o}{\left(2\left(V_B+\frac{31V_o}{12}\right)\left(V_B+\frac{10V_o}{3}\right)\sqrt{A_1}-\sqrt{3}B_1\right)12f_s} \tag{19}$$

4.2.3 Capacitor C_B

O capacitor CB atua no circuito nos modos de operação 1 e 2. No entanto, observa-se na Figura 2 que o modo 1 é predominante; portanto, esse modo é escolhido para calcular a corrente média na frequência de comutação de CB, representada pela equação (20). Como o capacitor CB também é responsável por reduzir as oscilações em baixa frequência (frequência da rede), é necessário estender a análise para a frequência da rede, representada pela equação (21).

$$I_{CB,AVG,Ts}=\frac{I_{2,M1}}{2T_s}\Delta t_{3,M1}+\frac{1}{T_s}\left(\int_0^{\left(\Delta t_{5,M1}-\Delta t_{4,M1}\right)}\frac{-I_{3,M1}}{2}dt-\int_0^{\Delta t_{1,M1}}\frac{I_{1,M1}}{2}dt\right) \tag{20}$$

$$C_B=\frac{2}{2\pi f_{60\,Hz}\Delta v_{CB}}\int_{3\pi/4}^{\pi} I_{CB,AVG,Ts}\,d\omega t \tag{21}$$

Ao substituir (20) em (21) e resolver, obtém-se o valor de CB. A solução envolve equações extremamente extensas e não será apresentada neste artigo.

4.2.4 Capacitor C_L

De forma semelhante ao capacitor CB, o capacitor CL também atua no circuito em ambos os modos de operação, e sua corrente é predominante no modo 1 de operação, portanto, este modo é escolhido para calcular a corrente média na frequência de comutação de CL, representada por (22). O

capacitor CL, além de filtrar harmônicos de tensão de alta frequência, também deve filtrar os harmônicos de tensão de baixa frequência resultantes da tensão do capacitor do barramento.

Portanto, para obter a equação que determina CL, o resultado encontrado em (22) deve ser integrado durante o intervalo de tempo em que CL varia sua tensão do valor máximo ao mínimo, dado por.

$$I_{CL,AVG,Ts}=\frac{I_{2,M1}\left(\Delta t_{2,M1}+\Delta t_{3,M1}\right)}{2T_s}+\frac{1}{T_s}\left(\int_0^{\left(\Delta t_{5,M1}+\Delta t_{4,M1}\right)}\frac{-I_{3,M1}}{2}dt-\int_0^{\Delta t_{1,M1}}\frac{I_{1,M1}}{2}dt\right)-\left(I_o-\frac{\Delta I_o}{10\Delta I_o}\right) \quad (22)$$

$$C_L=\frac{1}{\pi f_{60\,Hz}R_{LED}\Delta I_o}\int_{3\pi/4}^{\pi} I_{CL,AVG,Ts}\,d\omega t \quad (23)$$

Onde RLED é a resistência total da matriz de LEDs e ΔIo corresponde à ondulação da corrente nos LEDs.

Substituindo (22) em (23) e resolvendo, o valor de CL é encontrado. A solução possui equações extremamente extensas e não será apresentada neste artigo.

4.2.5 Fator de Potência e Distorção Harmônica Total

Para obter as expressões que determinam o fator de potência e a distorção harmônica total (iDHT), é necessário encontrar a equação que define o valor eficaz da corrente de entrada ig(t). A partir da Figura 2, obtém-se a equação (24) para ig(t).

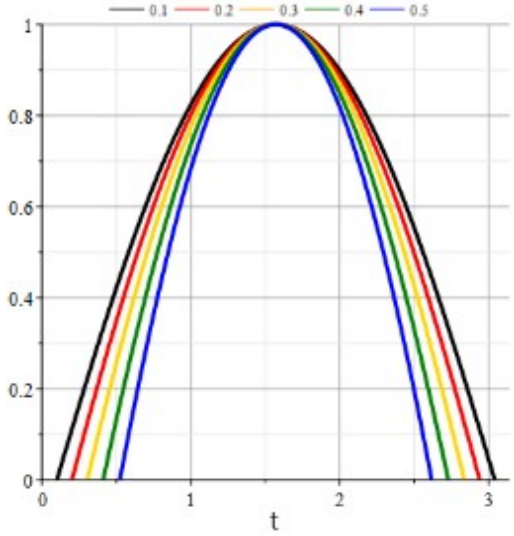
$$i_g(t)=\frac{\left(I_{2,M1}+I_{3,M1}\right)\left(\sin\left(\omega t\right)-M\right)}{\left(1-M\right)} \quad (24)$$

Portanto, ig,RMS pode ser obtido resolvendo a expressão apresentada em (24), o que resulta em

$$i_{gRMS}(t)=\sqrt{\frac{1}{\pi}\int_{\sin^{-1}(M)}^{\pi-\sin^{-1}(M)}\left(\frac{\left(I_{2,M1}+I_{3,M1}\right)\left(\sin\left(\omega t\right)-M\right)}{1-M}\right)^2 dt} \quad (25)$$

A Figura 6 apresenta o comportamento da corrente de entrada para diferentes valores de M.

Figura 6. Corrente de entrada para diferentes valores de M.



Fonte: Elaborada pelo próprio autor.

E Então:

$$i_{gRMS}(t)=\frac{\left(I_{2,M1}+I_{3,M1}\right)\sqrt{\left(\pi-2\sin^{-1}(M)\right)}\left(M^2+\frac{1}{2}\right)-3\sqrt{1-M^2}M}{M-1} \tag{26}$$

O Fator de Potência é dado por

$$FP=\frac{P_{¿}}{i_{gRMS}(t)V_{gRMS}(t)} \tag{27}$$

(28) é a potência ativa do sistema

$$P_{¿}=\frac{1}{\pi}\int_{\arcsin(M)}^{\pi-\arcsin(M)} i_g(t)V_{g_{pk}}\sin(t)\,dt \tag{28}$$

E então (29)

$$P_{¿}=\frac{V_{g_{pk}}\left(I_{2,M1}+I_{3,M1}\right)\left(4M\cos\left(\arcsin(M)\right)-2\cos\left(\arcsin(M)\right)\sin\left(\arcsin(M)\right)-\pi+2\arcsin(M)\right)}{2\pi(M-1)} \tag{29}$$

Substituindo (26) e (29) em (27) e resolvendo

$$FP = \frac{-\left(2\sqrt{1-M^2}\,M + 2\arcsin(M) - \pi\right)\sqrt{2}}{2\pi\sqrt{\frac{\left[\left(\pi - 2\arcsin(M)\right)\left(M^2 + \frac{1}{2}\right) - 3\sqrt{1-M^2}\,M\right]}{\pi}}} \tag{30}$$

A iDHT pode ser obtida através de (31), resultando em

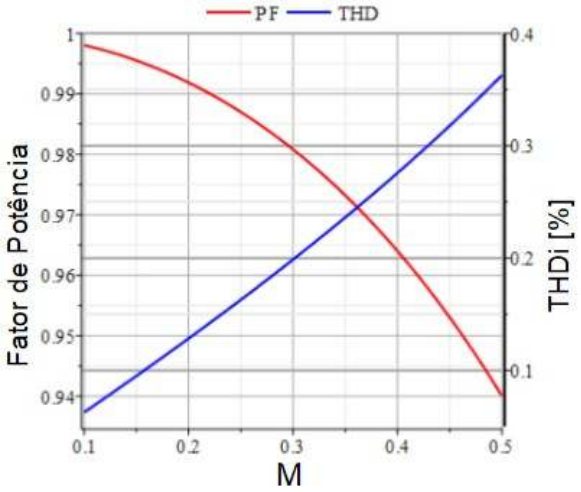
$$iDHT = \frac{\sqrt{1-FP^2}}{FP} \tag{31}$$

E então:

$$iDHT = \sqrt{2}\sqrt{\frac{\left[M^2(\pi^2-2) + 2M^4 + \arcsin(M)(\pi - 2M^2\pi) - 2\arcsin(M)^2 - M\left(\pi + 4\arcsin(M)\sqrt{1-1}\right.\right.}{\left(2\sqrt{1-M^2}\,M + 2\arcsin(M) - \pi\right)^2}} \tag{32}$$

A Figura 7 apresenta as curvas teóricas de FP e DHT em função da variação do ganho estático M, evidenciando que se obtem uma iDHT menor e um FP maior quando a razão entre a tensão de saída e a tensão de entrada de pico é reduzida.

Figura 7. iDHT e FP em função do ganho estático M.



Fonte: Elaborada pelo próprio autor.

5 RESULTADOS EXPERIMENTAIS

Com o objetivo de verificar e validar a análise matemática detalhada neste artigo, apresentam-se resultados experimentais obtidos a partir de testes de laboratório realizados em um protótipo. Os

testes foram conduzidos utilizando os parâmetros fornecidos nas Tabelas 1 e 2. Por fim, para implementar os circuitos de controle e de modulação por largura de pulso, utilizou-se o circuito integrado SG3525.

Para o controlador de corrente, empregaram-se o amplificador operacional interno do circuito SG3525 e um controlador proporcional-integral. A tensão de entrada foi monitorada por um amplificador diferencial combinado com um detector de pico. Para aplicações com tensão de entrada inferior a 127 Vrms, a frequência de comutação foi reduzida a fim de ampliar a faixa da razão cíclica D. O protótipo experimental é ilustrado na Figura 8. A Figura 9 apresenta o conversor proposto com capacitores *charge-pump* e os sinais de controle.

Tabela 1. Dados de projeto

Parâmetros	Valor
V_g *(RMS)*	127 V
V_o *(AVG)*	60 V
I_o *(AVG)*	1 A
V_B *(AVG)*	300 V
P_o	60 W
f_s=f_{max}	75 kHz
f_{min}	42 kHz
D	0.5
ΔI_o	20%
ΔV_B	5%

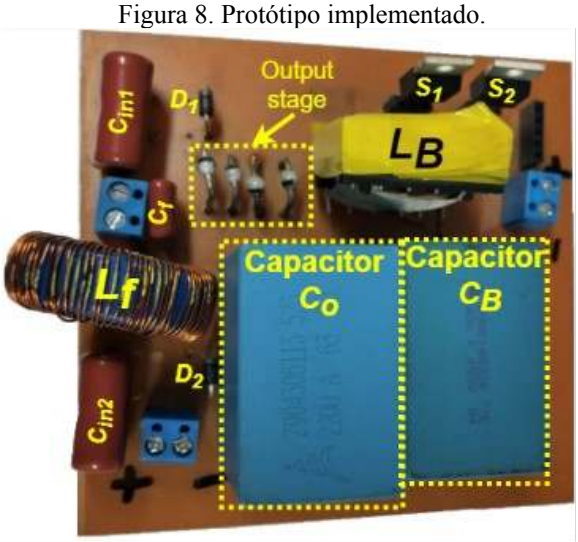
Fonte: Elaborada pelo próprio autor.

Tabela 2. Parâmetros do protótipo de componentes

Parâmetros	Valor
L_B	350 □H, ETD29, Epcos, N97, 62 voltas
C_{in1} = C_{in2}	16 nF / 800 V
C_L	220 □F/ 63 V, Epcos Polyethylene Terephthalate
C_B	40 □F / 450 V, Epcos Polypropylene
L_F	600 □H, T60, 80 voltas
C_F	330 nF
LEDs	6*LEDE-P10B-D-White
D_1 *and* D_2	BYV28-600
$D_3 – D_6$	BYV28-200
S_1 *and* S_2	60R125F7
μ_0	1.115
M	0.333

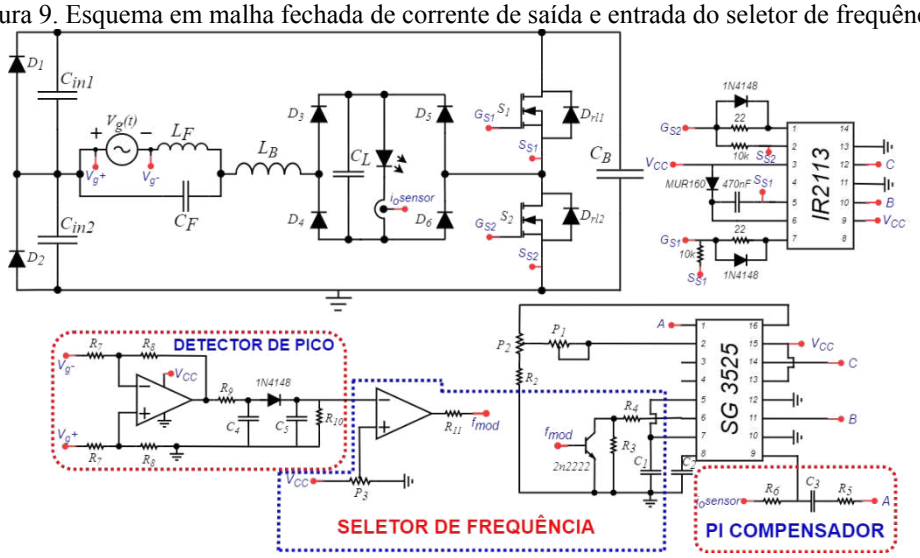
Fonte: Elaborada pelo próprio autor.

Figura 8. Protótipo implementado.



Fonte: Elaborada pelo próprio autor.

Figura 9. Esquema em malha fechada de corrente de saída e entrada do seletor de frequência.



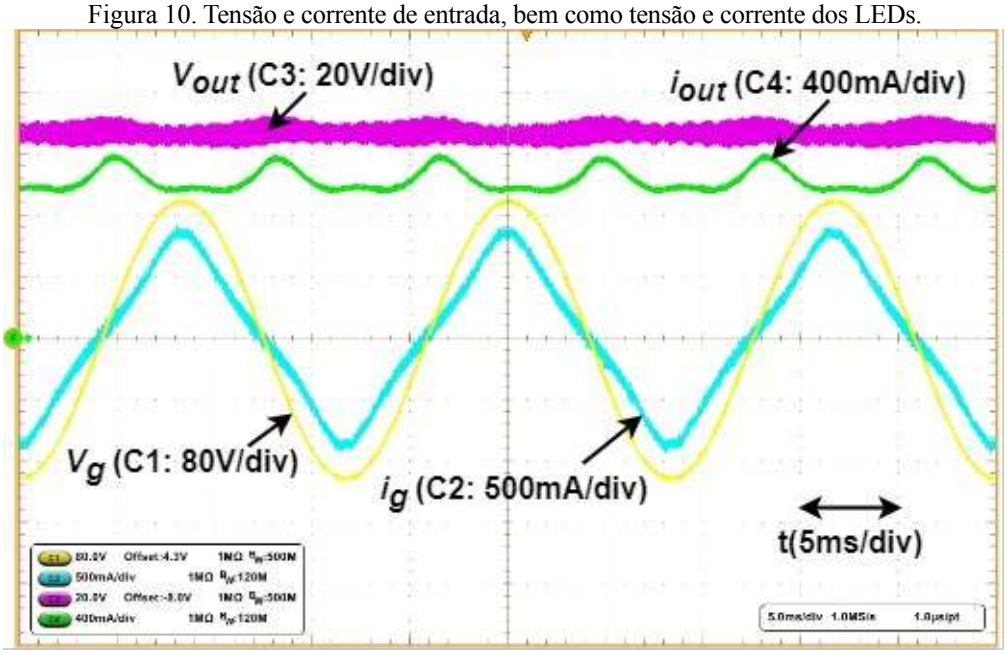
Fonte: Elaborada pelo próprio autor.

A Figura 10 apresenta as formas de onda da tensão e da corrente de entrada, bem como as formas de onda da tensão e da corrente de saída nos LEDs. A DHT medida para o conversor é de 16,5%, e todos os harmônicos individuais atendem às normas IEEE 61000-3-2 classe C, conforme mostrado na Figura 11. A Figura 12 apresenta a forma de onda da corrente de saída. O *ripple* medido em Io é de 18,2% e o *flicker* é de 8,82%, atendendo à recomendação da norma IEEE Std 1789-2015.

A Figura 13 mostra a tensão de entrada juntamente com a tensão do barramento. A tensão do barramento tem um valor de 290 V. Embora o conversor seja do tipo *bridgeless* e apresente características de dobrador de tensão, ele opera com uma tensão de barramento inferior à tensão dobradora. Como a carga está conectada em série com a entrada de tensão, para $D \leq 0,5$, a tensão do barramento é calculada pela expressão

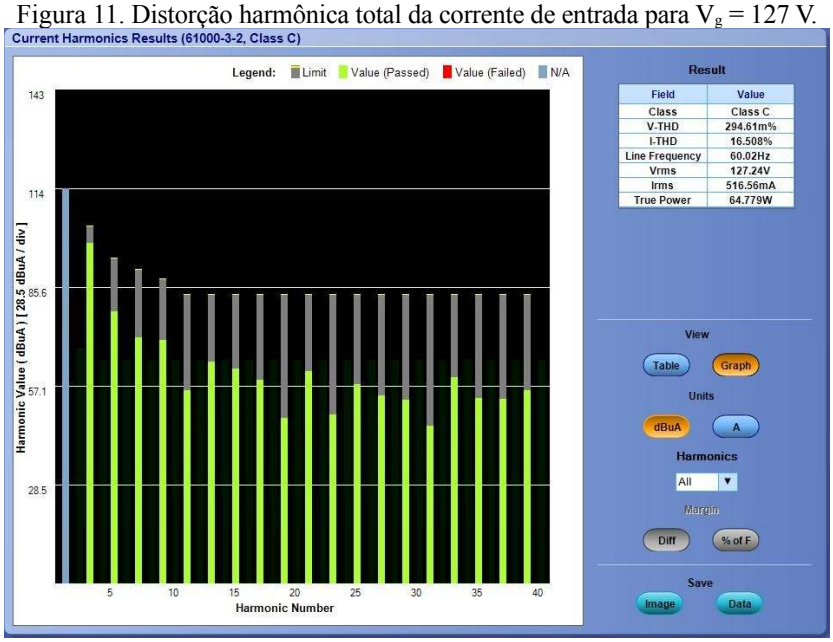
$$V_B = \left(2V_{g_{pk}} - V_o\right) + 2V_o\left(2D - 1\right) \tag{33}$$

Figura 10. Tensão e corrente de entrada, bem como tensão e corrente dos LEDs.



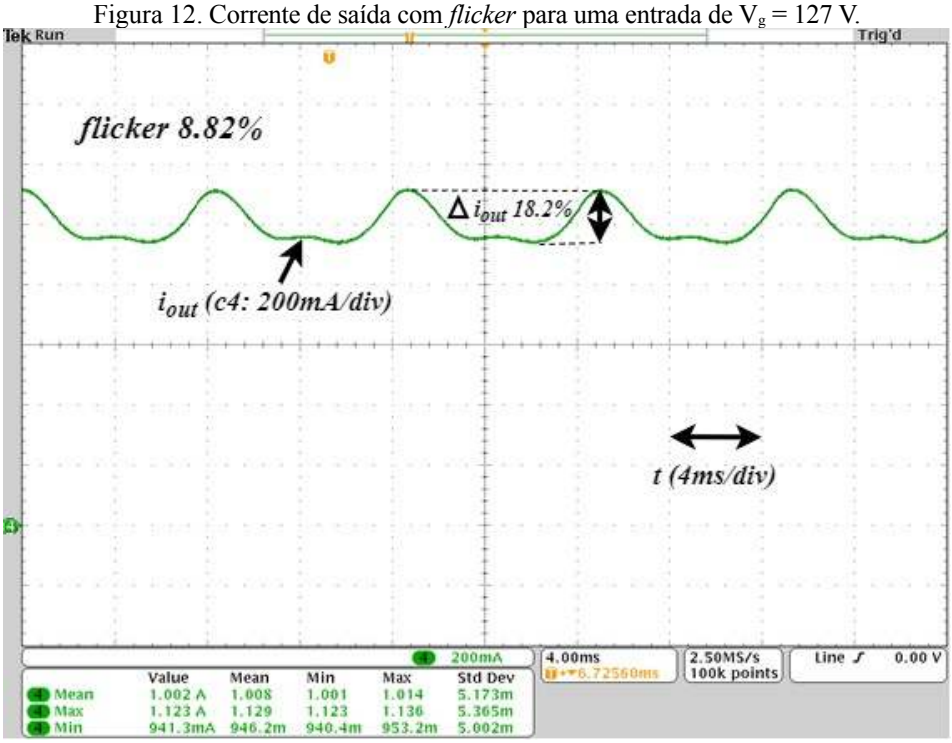
Fonte: Elaborada pelo próprio autor.

Figura 11. Distorção harmônica total da corrente de entrada para V_g = 127 V.



Fonte: Elaborada pelo próprio autor.

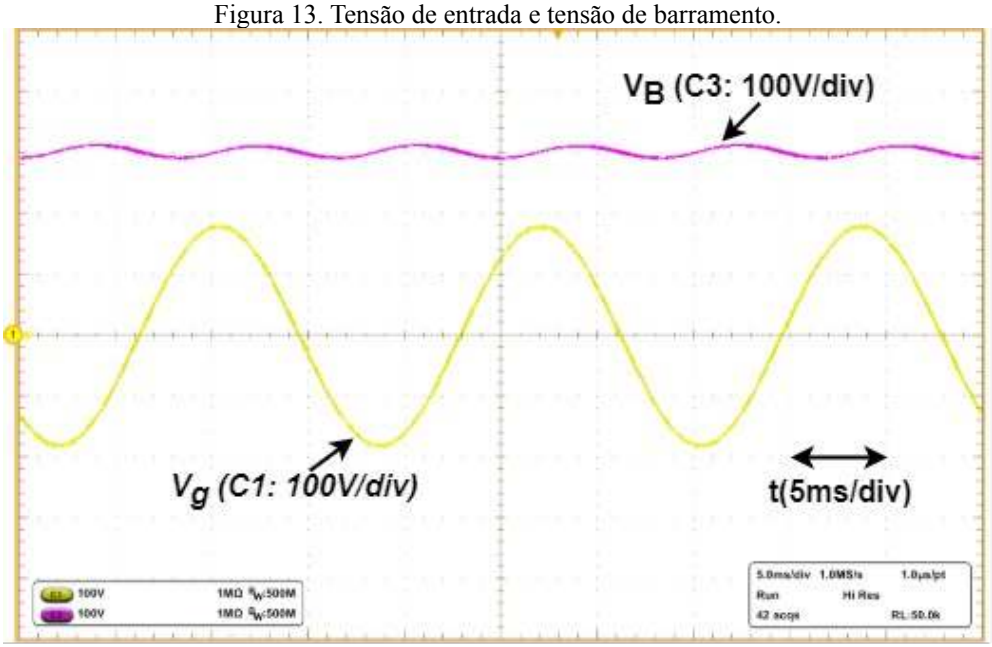
Figura 12. Corrente de saída com *flicker* para uma entrada de V_g = 127 V.



Fonte: Elaborada pelo próprio autor.

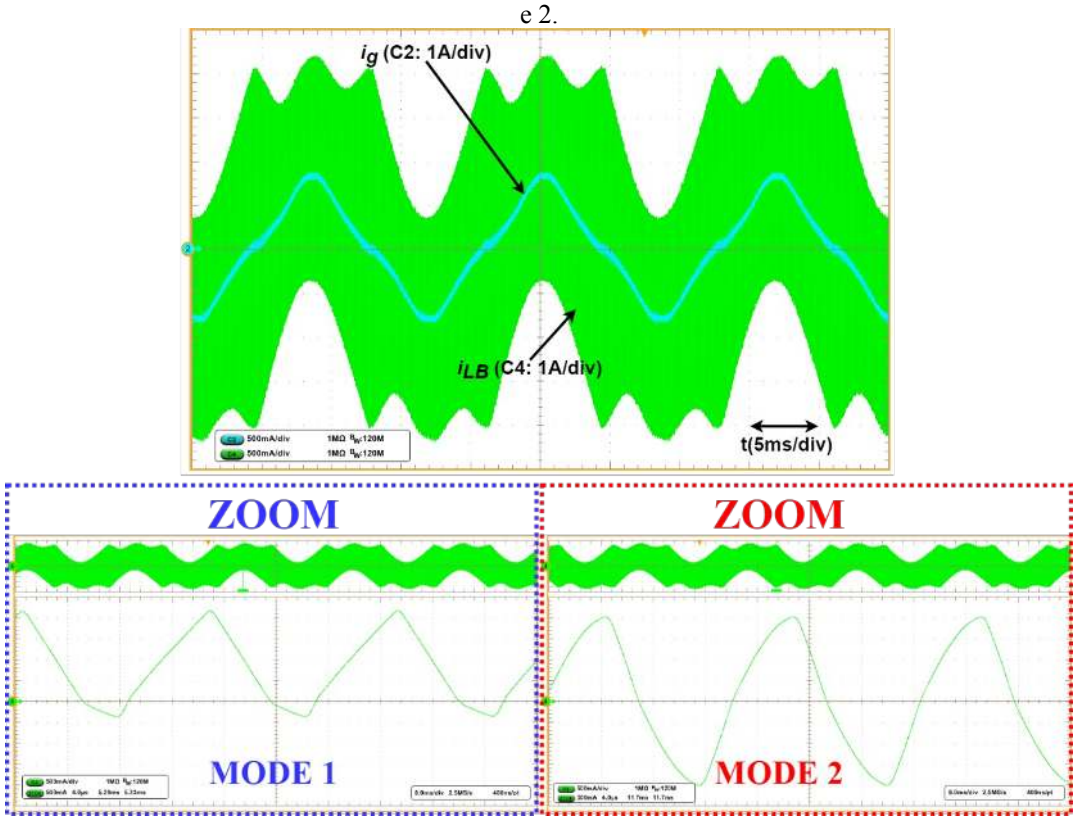
A Figura 14 apresenta a corrente no indutor LB na frequência da rede e a corrente de entrada. Por meio da Figura 14, verifica-se que a corrente de entrada, sem passar por um filtro EMI, é a mesma corrente iLB. Ao analisar seus valores máximos e mínimos, a corrente iLB no modo 1 apresenta uma forma de onda assimétrica na frequência da rede e, portanto, a corrente de entrada não apresenta assimetria. No modo 2, é possível observar a simetria entre as correntes máxima e mínima. A Figura 14 apresenta as correntes no LB na frequência de comutação para os modos 1 e 2. Fica evidente que o comportamento ressonante é mais significativo para o modo 2.

Figura 13. Tensão de entrada e tensão de barramento.



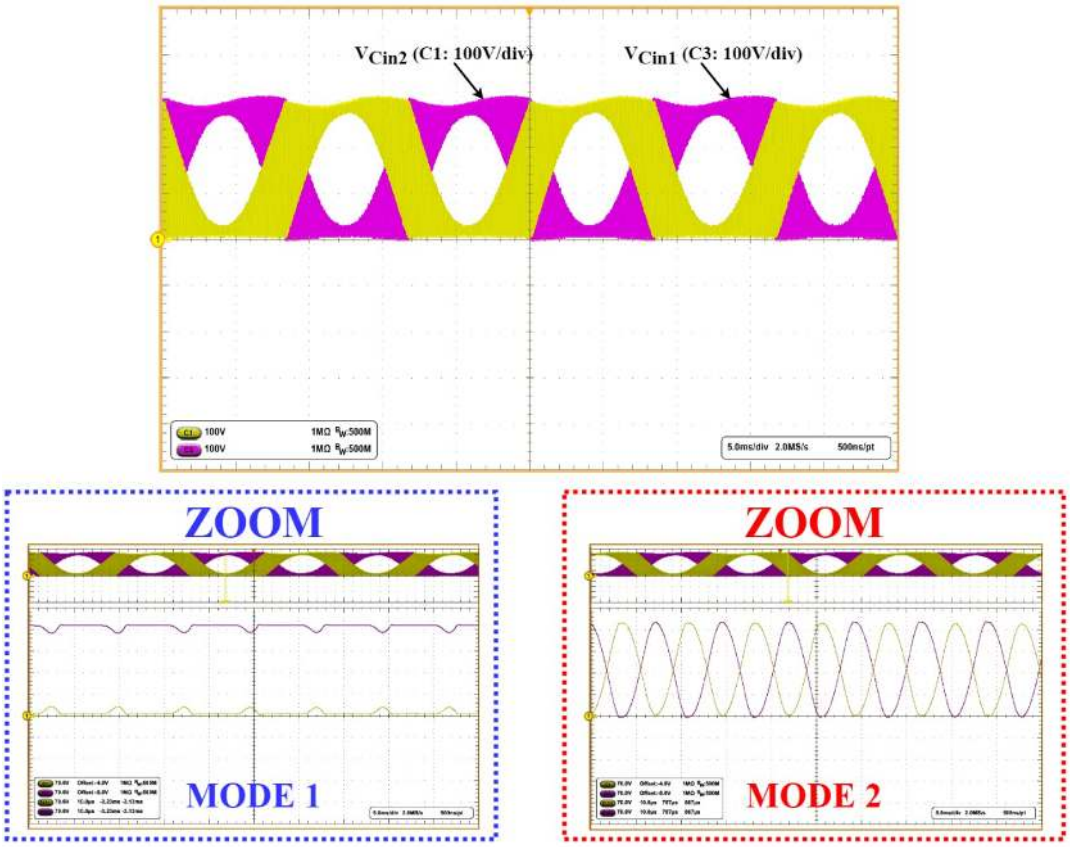
Fonte: Elaborada pelo próprio autor.

Figura 14. Corrente no indutor LB na frequência da rede, corrente de entrada e frequência de comutação para os Modos 1 e 2.



Fonte: Elaborada pelo próprio autor.

Figura 15. Tensão nos capacitores Cin_1 e Cin_2 para os modos 1 e 2.



Fonte: Elaborada pelo próprio autor.

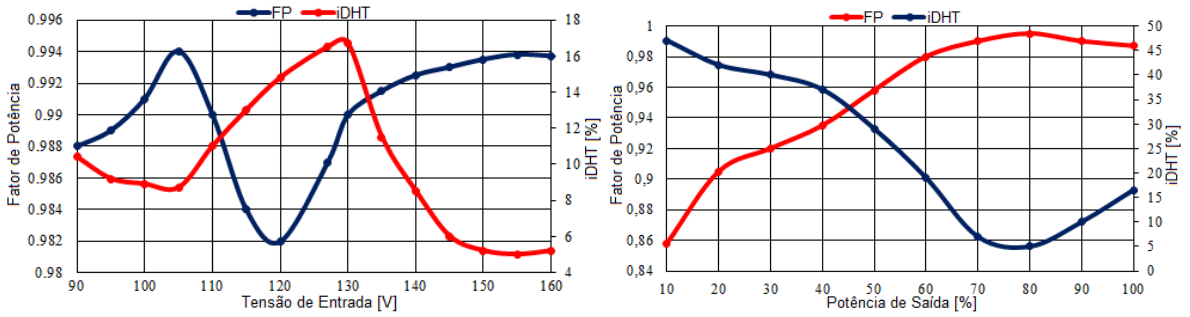
A Figura 15 apresenta as tensões em Cin_1 e Cin_2 na frequência da rede em uma vista ampliada, onde os Modos 1 e 2 operam na frequência de comutação. A soma das tensões em Cin_1 e Cin_2 é igual à tensão do barramento.

A Figura 16(a) apresenta a iDHT e o FP considerando a variação da tensão de entrada (Vg) entre 90 e 160 VRMS. Observa-se nessas curvas que, nessa faixa de tensão, tanto a iDHT quanto o FP apresentam valores dentro dos limites estabelecidos pelas normas que regulamentam sistemas de iluminação eletrônicos; no entanto, para tensões de entrada acima de 160 VRMS, o FP fica abaixo de 0,92 e a iDHT apresenta valores muito elevados.

As medições de THD da corrente de entrada e de FP em função da potência de saída são apresentadas nos gráficos da Figura 16(b). A curva de iDHT da corrente de entrada abrange a faixa de 10% a 100% da corrente de carga. Por meio dessa figura, é possível observar que, para valores de potência inferiores a 30%, o respectivo fator de potência fica abaixo de 0,92.

As medições da tensão do barramento CC em função da potência de saída e da tensão de entrada são apresentadas nos gráficos das Figuras 17 (a) e (b), respectivamente. Em ambos os casos, a tensão do barramento apresenta uma variação linear. O valor da tensão do barramento é baixo quando comparado ao de outras topologias do tipo *bridgeless*.

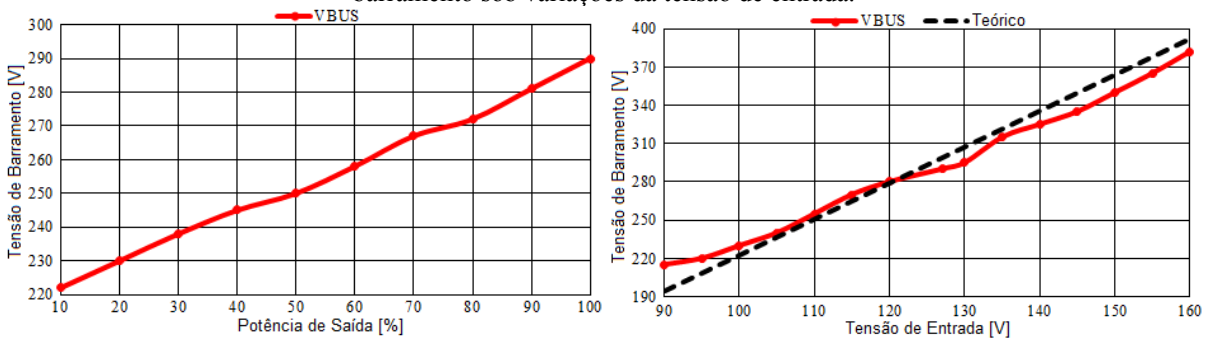
Figura 16. (a) Medições de iDHT e FP da corrente de entrada sob variação da tensão de entrada e (b) Medições de iDHT e FP da corrente de entrada sob variação da potência de saída.



(a) (b)

Fonte: Elaborada pelo próprio autor.

Figura 17. (a) Medições da tensão do barramento sob variações de potência de saída e (b) medições da tensão do barramento sob variações da tensão de entrada.

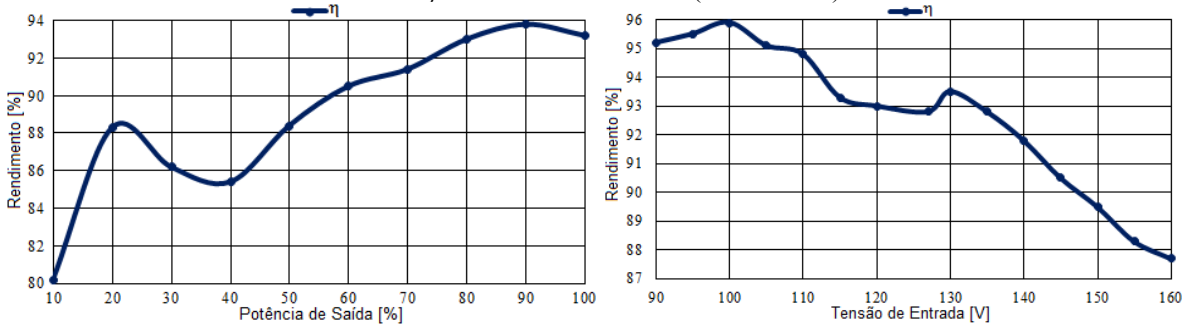


(a) (b)

Fonte: Elaborada pelo próprio autor.

As curvas de rendimento em função da potência de saída e da variação da tensão de entrada para o conversor são apresentadas nas Figuras 18 (a) e (b). O valor máximo medido é de 93,8% para uma variação de potência de 10% a 100%. Os valores máximo e nominal medidos são 95,9% e 92,8% para a variação da tensão de entrada. Os valores de rendimento foram obtidos utilizando um wattímetro (analisador de potência de precisão) Yokogawa WT500.

Figura 18. (a) Rendimento (η) em função da variação da potência de saída (10%–100%) e (b) Rendimento (η) em função da variação da tensão de entrada (90 V–160 V).



(a) (b)

Fonte: Elaborada pelo próprio autor.

A Figura 19 apresenta as perdas no conversor proposto operando com dois capacitores, para uma condição de tensão de entrada de 127 V na potência nominal. Esta figura mostra a distribuição percentual das perdas nos principais componentes do circuito.

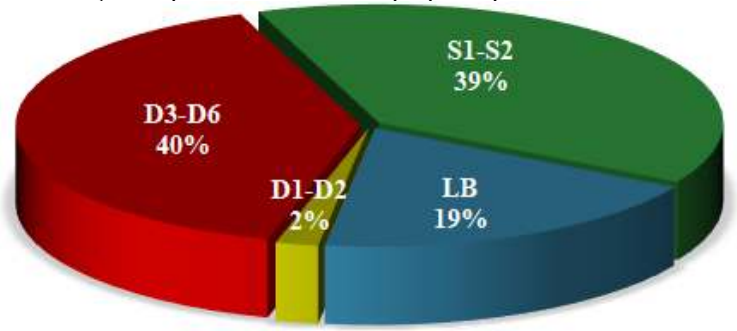
Comparações entre a topologia proposta na Figura 1 e diversas soluções existentes de conversores com aplicações em sistemas de iluminação são apresentadas na Tabela 3. O rendimento máximo dos conversores da Tabela 3 é inferior a 95%, indicando que a topologia proposta possui alto rendimento. Em comparação com os outros conversores, a topologia proposta apresenta reduzido número de componentes, capacidade de dimerização de 10% a 100% e, mesmo com razão cíclica de 0,5, tensões de barramento reduzidas.

Tabela 3. Comparação da topologia proposta com outras encontradas na literatura.

Referência	Ano	S/D/M/C	Dimerização	Tensão de entrada	Tensão de barramento	Sem ponte	iDHT	FP	Capacitor de saída	Capacitor de barramento	Potência de saída	Rendimento Máximo
Chiu	2007	2/10/5/6	10-100%	80-130	2.442V_g	Não	-	0.995	470 □F	22 □F	84W	91%
Santos	2015	2/8/3/6	40-100%	220	1.231V_g	Não	1.16%	0.996	10□F	2*10□F	21.88W	89.5%
Santos	2017	2/8/2/7	33-100%	220	1.321V_g	Não	3.19%	0.996	2*10□F	2*10□F	18.72W	82.44%
Motta	2018	2/10/2/6	20-100%	160-265	0.787V_g	Não	10.4%	0.982	4*10□F	40□F	47W	93.5%
Lv	2020	2/4/4/5	No	90-132	2.89V_g	Sim	-	0.994	3*100□F	15□F	60W	88%
Araujo	2021	2/8/2/6	10-100% (127 e 220V)	Universal	1.4V_g	Não	13.5% e 4.1% (127V e 220V)	-	5*100□F	25□F	43W	93.2%
Ammar	2021	2/11/4/5	1-100%	230	1.214V_g	Não	6%	0.995	100□F	~10□F	42W	90%
Ammar	2020	2/7/2/5	50-100% (230V)	Universal	1.076V_g	Não	8.6%	0.99	2*15nF	~10□F	50W	88%
Yang	2024	3/9/3/5	No	100-242	1.56 e 1.125V_g (120V e 220V)	Não	22% e 19% (120V e 220V)	0.957 e 0.965 (120V e 220V)	-	47□F	40W	91.2%
Lao	2023	2/10/3/8	No	180-265	1.029V_g	Não	12%	0.97	440□F	10□F	40W	92.5%
Yang	2024	2/6/3/5	No	100-242	1.296 e 1.03V_g (120V e 220V)	Não	16.5% e 27% (120V e 220V)	0.979 e 0.954 (120V e 220V)	100□F	47□F	40W	92.8%
Fonseca	2022	2/6/2/5	10-100%	90-160	1.638V_g	Sim	14.15%	0.989	220□F	40□F	60W	95.45%
Proposto	2025	2/6/2/5	10-100%	90-160	1.611V_g	Sim	16.5%	0.987	220□F	40□F	60W	95.9%

*S=Chaves eletrônicas, D=diodos, M=magnéticos e C=capacitores
Fonte: Elaborada pelo próprio autor.

Figura 19. Distribuição de perdas do conversor proposto para V = 127 V-rms e Po = 60 W..



Fonte: Elaborada pelo próprio autor.

6 CONCLUSÃO

Neste artigo, propôs-se um conversor de estágio único com alto fator de potência, resultante da integração entre o estágio de correção do fator de potência e conversor *half-bridge*, utilizando os

conceitos de *charge-pump* e *bridgeless*. Realizou-se uma análise matemática completa, cujos resultados serviram de base para elaborar um procedimento de projeto passo a passo. Resultados experimentais obtidos a partir de testes com um protótipo de laboratório de 60 W validam as análises teóricas realizadas. Para a determinação dos parâmetros Cin e LB, adotou-se o Modo 2 de operação. Já para os capacitores CB e CL, optou-se pelo Modo 1, visto que este predomina ao longo de um ciclo da tensão de entrada. A análise dos resultados experimentais permite chegar às seguintes conclusões:

1) Todos os resultados experimentais estão em boa concordância com as previsões teóricas. Portanto, pode-se afirmar que a análise matemática fornece uma representação precisa do comportamento do conversor.
2) Quanto ao conceito de *charge-pump*, pode-se afirmar que o circuito desempenhou sua função de maneira rigorosa. A configuração da *charge-pump*, por meio da ação do capacitor Cin, permitiu reduzir a ondulação de corrente nos LEDs, atendendo à recomendação da norma IEEE Std 1789–2015.
3) Em termos de rendimento, conclui-se que o sistema eletrônico proposto apresenta bons resultados. Com o conversor operando na potência nominal, o rendimento medido é de 93,8%; já com a tensão de entrada em 100 V, registra-se o melhor desempenho, com rendimento de 95,9%.
4) A operação em uma ampla faixa de tensão de entrada e a dimerização podem ser realizadas mediante a variação da frequência de comutação. Neste artigo, apresentou-se uma curva de dimerização abrangendo de 10% a 100% da potência nominal de saída. Em relação à variação da tensão de entrada, foi apresentada uma curva cobrindo a faixa de 90 a 160 Vrms. O rendimento do sistema manteve-se em níveis aceitáveis tanto nos processos de variação de potência quanto nos de tensão.
5) Além de apresentar um número reduzido de semicondutores, característica típica de conversores *boost bridgeless*, o conversor utiliza apenas um indutor (desconsiderando o indutor LF de baixa frequência) para realizar a correção do fator de potência e regular a potência de saída.

REFERÊNCIAS

ALMEIDA. P. S, et al. Offline Soft-Switched LED Driver Based on an Integrated Bridgeless Boost–Asymmetrical Half-Bridge Converter, in **IEEE Transactions on Industry Applications**, vol. 51, no. 1, pp. 761-769, Janeiro 2015.

AMMAR, A. M. et al. A 1-MHz Resonant LED Driver With Charge-Pump-Based Power Factor Correction, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 9, no. 5, pp. 5838-5850, Outubro 2021.

AMMAR, A. M. et al. Analysis and Design of a Charge-Pump-Based Resonant AC–DC Converter With Inherent PFC Capability, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 8, no. 3, pp. 2067-2081, Setembro. 2020.

ARAUJO. L, AGOSTINI, E e NASCIMENTO, C. B. Single-Stage Converter Based on the Boost-PFC Rectifier Employing a Current-Source Charge-Pump for Power LEDs Applications, in **IEEE Transactions on Power Electronics**, vol. 36, no. 9, pp. 10571-10583, Setembro 2021.

BAEK, J e CHAE, S. Single-Stage Buck-Derived LED Driver With Improved Efficiency and Power Factor Using Current Path Control Switches, in **IEEE Transactions on Industrial Electronics**, vol. 64, no. 10, pp. 7852-7861, Outubro 2017.

BODETTO. M, et al. Design of AC–DC PFC High-Order Converters With Regulated Output Current for Low-Power Applications, in **IEEE Transactions on Power Electronics**, vol. 31, no. 3, pp. 2012-2025, Março 2016.

BURGARDT. I, et al. Dimmable flicker-free power LEDs lighting system based on a SEPIC rectifier using a regenerative snubber, in **IET Power Electronics**, vol. 9, no. 5, pp. 891-899, 20 4 2016.

CASTRO. I, et al. An AC–DC PFC Single-Stage Dual Inductor Current-Fed Push–Pull for HB-LED Lighting Applications, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 6, no. 1, pp. 255-266, Março 2018.

CHENG. C, CHENG. H e CHUNG. T. A Novel Single-Stage High-Power-Factor LED Street-Lighting Driver With Coupled Inductors, in **IEEE Transactions on Industry Applications**, vol. 50, no. 5, pp. 3037-3045, Outubro 2014.

CHIU. H. J e CHENG. S. J. LED Backlight Driving System for Large-Scale LCD Panels, in **IEEE Transactions on Industrial Electronics**, vol. 54, no. 5, pp. 2751-2760, Outubro 2007.

FONSECA, Z. P, et al. Single-Stage High Power Factor Converters Requiring Low DC-Link Capacitance to Drive Power LEDs, in **IEEE Transactions on Industrial Electronics**, vol. 64, no. 5, pp. 3557-3567, Maio 2017.

FONSECA, Z. P, NASCIMENTO, C. B e BADIN, A. A. Single-Stage PFC Charge-Pump Bridgeless Converters for LED Driver Applications, in **IEEE Transactions on Industrial Electronics**, vol. 69, no. 12, pp. 12750-12761, Dezembro 2022.

FUERBACK. A. L, et al. Near-Unity Power Factor Electronic Ballast Based on Integration Techniques to Drive High-Intensity Discharge Metal Halide (HID–MH) Lamps, in **IEEE Transactions on Industrial Electronics**, vol. 59, no. 4, pp. 1760-1769, Abril 2012.

HE. Q, et al. Analysis and Design of a Single-Stage Bridgeless High-Frequency Resonant AC/AC Converter, in **IEEE Transactions on Power Electronics**, vol. 34, no. 1, pp. 700-711, Janeiro 2019.

KIM, S. H e LEE, S. A New High-Performance LED Converter With Separation of the AC and DC Driving Parts for a T8 LED Tube, in **IEEE Access**, vol. 7, pp. 61433-61441, 2019.

LAO, M, XIE, X e DONG, H. A Novel Isolated LED Driver with Passive Power Factor Correction, **2023 IEEE 2nd International Power Electronics and Application Symposium (PEAS)**, Guangzhou, China, pp. 2484-2489, 2023.

LIU. X, LI. X, ZHOU. Q E XU. J, Flicker-Free Single-Switch Quadratic Boost LED Driver Compatible With Electronic Transformers, in **IEEE Transactions on Industrial Electronics**, vol. 66, no. 5, pp. 3458-3467, Maio 2019.

LIU. Y, et al. Hybrid Switched-Inductor Buck PFC Converter for High-Efficiency LED Drivers, in **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 65, no. 8, pp. 1069-1073, Agosto 2018.

LV, R e DAI, D. Analysis and Design of Bridgeless Continuous Input Current Charge Pump PFC Converter, in **IEEE Access**, vol. 8, pp. 133734-133745, 2020.

MA. H, et al. A High-Efficiency Quasi-Single-Stage Bridgeless Electrolytic Capacitor-Free High-Power AC–DC Driver for Supplying Multiple LED Strings in Parallel, in **IEEE Transactions on Power Electronics**, vol. 31, no. 8, pp. 5825-5836, Agosto 2016.

MA. H, et al. A Single-Stage Integrated Boost-LLC AC–DC Converter With Quasi-Constant Bus Voltage for Multichannel LED Street-Lighting Applications, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 6, no. 3, pp. 1143-1153, Setembro. 2018.

MA. H, et al. A Single-Stage PFM-APWM Hybrid Modulated Soft-Switched Converter With Low Bus Voltage for High-Power LED Lighting Applications, in **IEEE Transactions on Industrial Electronics**, vol. 64, no. 7, pp. 5777-5788, Julho 2017.

MALSCHITZKY. A, et al. Single-Stage Integrated Bridgeless-Boost Nonresonant Half-Bridge Converter for LED Driver Applications, in **IEEE Transactions on Industrial Electronics**, vol. 65, no. 5, pp. 3866-3878, Maio 2018.

MOTTA, L. C, AGOSTINI, E e NASCIMENTO, C. B. Single-Stage Converter Based on the Charge-Pump and Valley-Fill Concepts to Drive Power LEDs, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 6, no. 3, pp. 1131-1142, Setmbro 2018.

SANTOS, R. L, et al. A charge-pump led driver with PFC and low-frequency-flicker reduction, **Brazilian Power Electronics Conference (COBEP)**, Juiz de Fora, pp. 1-7,2017.

SANTOS, R. L, et al. A dimmable charge-pump ZVS led driver with PFC, 2015 **IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference** (COBEP/SPEC), Fortaleza, pp. 1-6, 2015.

SHRIVASTAVA. A, SINGH. B e PAL. S. A Novel Wall-Switched Step-Dimming Concept in LED Lighting Systems Using PFC Zeta Converter, in **IEEE Transactions on Industrial Electronics**, vol. 62, no. 10, pp. 6272-6283, Outubro 2015.

SOARES, G. M, et al. Capacitance Minimization in Offline LED Drivers Using an Active-Ripple-Compensation Technique, in **IEEE Transactions on Power Electronics**, vol. 32, no. 4, pp. 3022-3033, Abril 2017

SOARES, G. M, et al. Investigation of the Active Ripple Compensation Technique to Reduce Bulk Capacitance in Offline Flyback-Based LED Drivers, in **IEEE Transactions on Power Electronics**, vol. 33, no. 6, pp. 5206-5214, Junho 2018.

WANG. Y, et al. A Single-Stage LED Driver Based on BCM Boost Circuit and LLC Converter for Street Lighting System, in **IEEE Transactions on Industrial Electronics**, vol. 62, no. 9, pp. 5446-5457, Setembro 2015a.

WANG. Y, et al. A Single-Stage LED Driver Based on Half-Bridge CLCL Resonant Converter and Buck–Boost Circuit, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 7, no. 1, pp. 196-208, Março 2019.

WANG. Y, et al. A Single-Stage LED Driver Based on Interleaved Buck–Boost Circuit and LLC Resonant Converter, in **IEEE Journal of Emerging and Selected Topics in Power Electronics**, vol. 3, no. 3, pp. 732-741, Setembro 2015b.

WANG. Y, et al. A Single-Stage LED Driver With High-Performance Primary-Side-Regulated Characteristic, in **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 65, no. 1, pp. 76-80, Janeiro 2018a.

WANG. Y, et al. Single-Stage Bridgeless LED Driver Based on a CLCL Resonant Converter, in **IEEE Transactions on Industry Applications**, vol. 54, no. 2, pp. 1832-1841, Março 2018b.

YANG, P. et al. Capacitance-Multiplexed Current Source Charge Pump Power Factor Correction Converter With Wide Input Voltage Range, in **IEEE Transactions on Power Electronics**, vol. 39, no. 7, pp. 8353-8362, Julho 2024a.

YANG, P. et al. Variable Turn Ratio Current-Source Charge Pump Power Factor Correction Converter With High Power Factor and Wide Input Voltage Range, in **IEEE Transactions on Industrial Electronics**, vol. 71, no. 6, pp. 5663-5672, Junho 2024b.